
SPD1179 Demo 开发板应用简介

2023 年 1 月 – 版本 1

概述

SPD1179 是旋智科技针对 12V 车载应用推出的车规级高集成度电机驱动 SOC，主要应用于水泵、油泵、散热风扇、鼓风机、车窗（天窗）、雨刮、电动踏板、侧滑门等部件。

这份文档集中讨论了围绕 SPD1179 设计的 Demo 开发板各部分硬件电路的实现功能，为后期的产品控制器设计提供参考与说明。

该文档基于 48pinSPD1179 做演示说明，56pin 版本亦可用于设计参考。

目录

1	开发板概述	5
2	原理图功能描述及元器件选型参考	6
2.1	芯片启动工作模式选择	6
2.2	电源及功率部分	7
2.2.1	电源滤波及防反电路	7
2.2.2	电荷泵功能介绍及电容选取参考.....	8
2.2.3	三相逆变电路设计参考	8
2.2.4	采样电阻信号的两种处理方式.....	9
2.2.5	母线电流检测电路	10
2.3	通讯电路部分	10
2.3.1	LIN 通讯电路	10
2.3.2	CAN 通讯电路	10
2.4	其它部分	11
2.4.1	唤醒电路	11
2.4.2	PWM 检测及反馈电路	12
2.4.3	CAN Transceiver 及外置运放供电电路	13
2.4.4	SWD 烧录和 UART 接口.....	13
2.4.5	LED 驱动电路	13
2.4.6	复位及外置晶振电路	14
3	J-Link 调试指导	15
3.1	J-Link 硬件接口介绍	15
3.2	Keil 环境搭建与调试	16
3.2.1	Keil 环境下 J-Link 配置.....	16
3.2.2	Keil 环境下使用 J-Link 调试.....	19
4	修订记录	24

表格列表

表 2-1: 跳线帽功能选择.....	6
表 2-2: 芯片启动工作模式切换.....	7
表 2-3: 其它电源域电容选型参考值.....	8
表 2-4: VCP 驱动能力调整寄存器列表.....	8
表 3-1: SWD 接口信号定义.....	16
表 3-2: Debug Menu and Commands	20
表 4-1: 文档修订记录	24

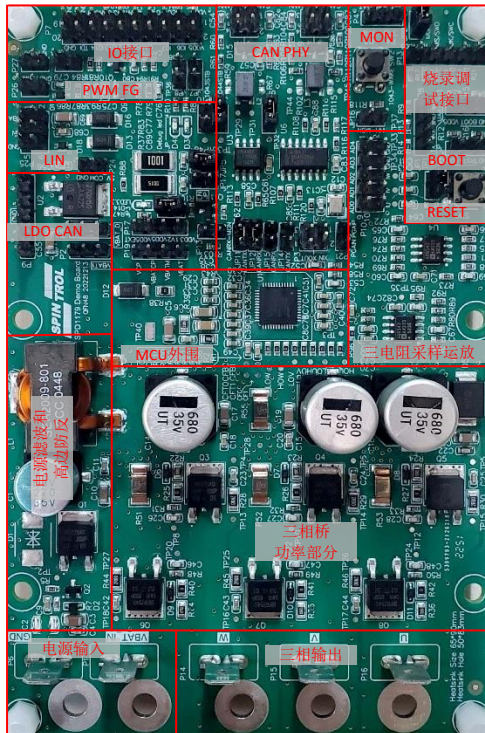
图片列表

图 2-1:	SPD1179 Demo Board QFN48 20221213 原理图.....	6
图 2-2:	BOOT 与 TRSTn 引脚.....	6
图 2-3:	电源滤波及防反电路.....	7
图 2-4:	电荷泵工作原理示意图.....	8
图 2-5:	三相逆变电路	9
图 2-6:	1.65V 偏置跟随器及运放计算电路	9
图 2-7:	母线电流检测电路	10
图 2-8:	LIN 通讯电路	10
图 2-9:	CAN 通讯电路	11
图 2-10:	MON 引脚内部结构图.....	11
图 2-11:	MON 引脚（默认悬空）	11
图 2-12:	CAN-MON 唤醒电路	12
图 2-13:	PWM 检测电路	12
图 2-14:	PWM 反馈电路	12
图 2-15:	CAN Transceiver 及外置运放供电电路	13
图 2-16:	SWD 烧录和 UART 接口.....	13
图 2-17:	LED 驱动电路	13
图 2-18:	复位及外置晶振电路	14
图 3-1:	J-Link 接口	15
图 3-2:	J-Link 与 SPD1179 实物连接.....	15
图 3-3:	Options for Target 对话框	16
图 3-4:	Debug 配置界面.....	17
图 3-5:	J-Link 设置对话框	17
图 3-6:	Flash Download 设置.....	18
图 3-7:	Add Flash Programming Algorithm	18
图 3-8:	Build Output 窗口信息.....	19
图 3-9:	Update Target before Debugging 设置	19
图 3-10:	启动 Debug 后的界面.....	20
图 3-11:	System Viewer File 设置界面.....	21
图 3-12:	外设模块加载界面	22
图 3-13:	Periodic Window Update Enable	22
图 3-14:	Memory 观察窗口	23

SPD1179 Demo Board QFN48 V2 20230109

1000W 功率等级，基于车规级平台 SPD1179 Demo 开发板

1 开发板概述



SPD1179 芯片及开发板主要功能简述

- Demo 板由 5.5V ~ 40V 单电源供电。芯片内部集成 5V、3.3V 及 1.2V LDO，可面向 12V 电压输入，1000W 功率的车载电机驱动应用场景
- 芯片特有的 DPGA 输入引脚可用于单电阻采样信号的放大。板载 1.65V 偏置运放计算电路，也可实现三电阻驱动方案下的电流信号处理。芯片内置的 BEMF 及相位比较器，则用于方波驱动下的过零点检测
- 芯片集成1路最高10M带宽的可编程增益差分运算放大器，13位高精度ADC，硬件过流保护模拟比较器等外设
- 集成直流母线电压等多路电源域的 BOD 检测功能
- 集成40mA的VDD5EXT LDO用于驱动外部传感器
- 内部集成车载专用LIN PHY，也支持CAN/CANFD、UART、I2C、SPI等多种通信协议
- 集成电流型预驱模块，内含自举二极管，配合两级 Charge Pump 电容和旁路电容，可输出100%占空比
- 支持Sleep模式及LIN/MON引脚唤醒功能

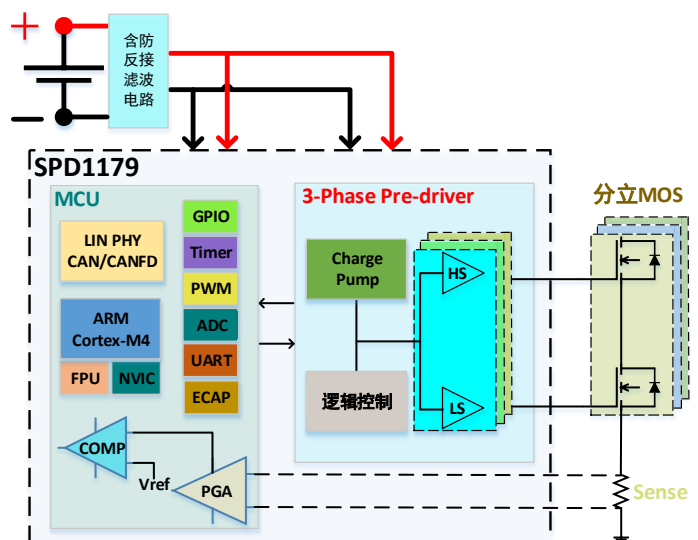
SPD1179DemoBoard 开发板主要由输入电源滤波电路（含高边防反），LIN/CAN/CANFD 通讯，逆变电路及芯片相关外围硬件组成。其逆变部分由 6 个型号为 IRFR7540PbF 分立式 MOS 搭建，最大工作电压可达 40V，MCU 为 Spintrol 公司推出的车规级芯片 SPD1179，采用 QFN48/56 封装，芯片结温：-40~150°，工规版 SPD1176 最高结温为 125°（唯一区别于 SPD1179）。

SPD1179 芯片内部集成主频可达100MHz ARM Cortex-M4F 内核、内置DPGA及Charge Pump等优异的外设资源，结合板上电流采样电阻、偏置计算等电路，可进行H桥有刷电机及三相PMSM/BLDC相关控制算法验证。

板上预留SWD烧录接口、BOOT和TRSTn操作开关以及 UART/SPI通信接口，很方便进行程序烧录及电机运行的控制和监测。

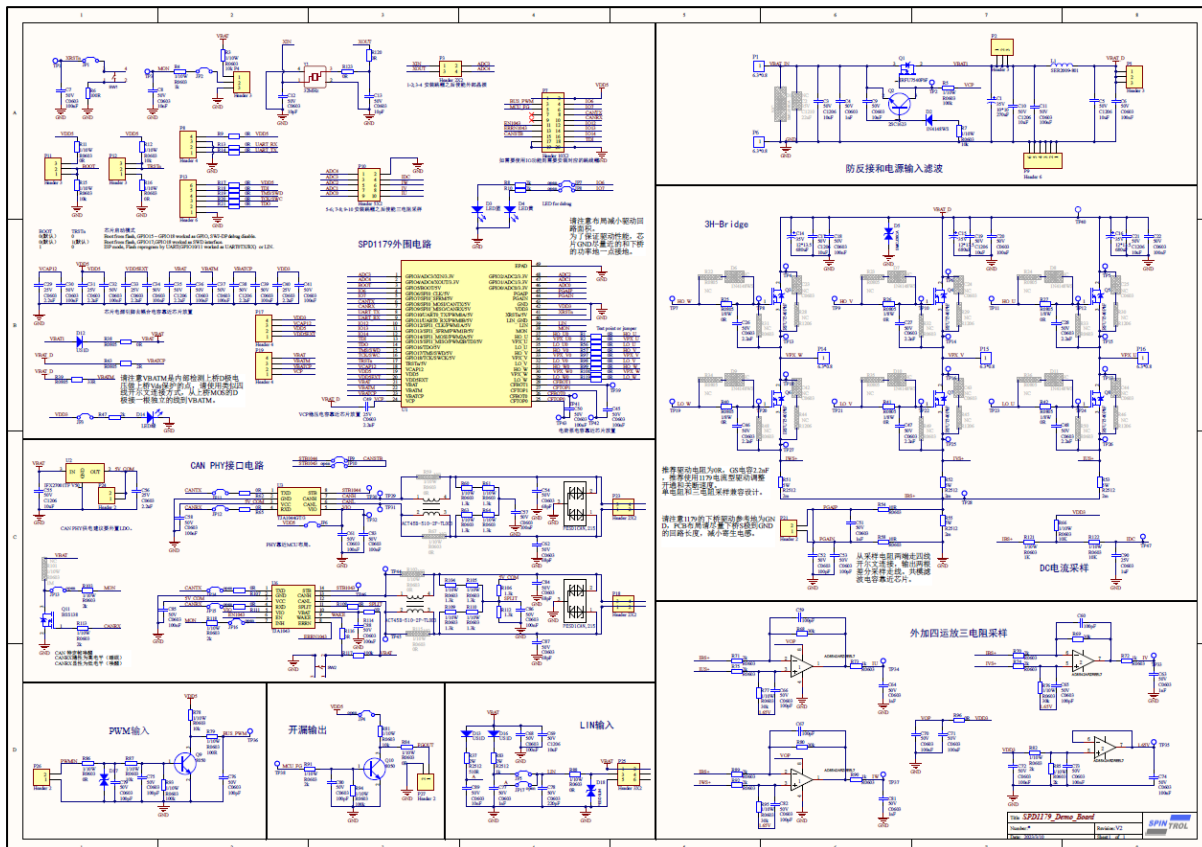
典型应用：

- 水/油泵
- 风扇
- 车窗、天窗
- 雨刮、踏板、侧滑门等



2 原理图功能描述及元器件选型参考

图 2-1: SPD1179 Demo Board QFN48 V2 20230207 原理图



2.1 芯片启动工作模式选择

在开发过程中，用户可根据需要，通过跳线帽对芯片启动工作模式做出调整，以满足项目需求。

图 2-2: BOOT 与 TRSTn 引脚

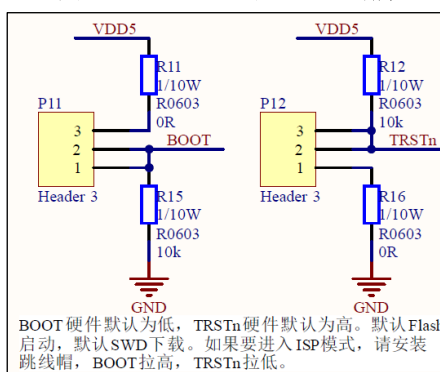


表 2-1: 跳线帽功能选择

针座名称	功能描述	Demo 板默认状态
P11、P12	芯片模式选择参照表 2-2	BOOT 置低，TRSTn 置高

表 2-2: 芯片启动工作模式切换

启动模式选择管脚		启动模式
BOOT	TRSTn	
1	X	ISP 模式(内置 Bootloader 可通过 UART0 或 LIN 接口下载程序)
0	X	正常启动模式, 从 Flash 存储器的 0x10000000 开始运行程序 特别说明: 当 TRSTn 为高电平时, 芯片调试接口处于有效状态

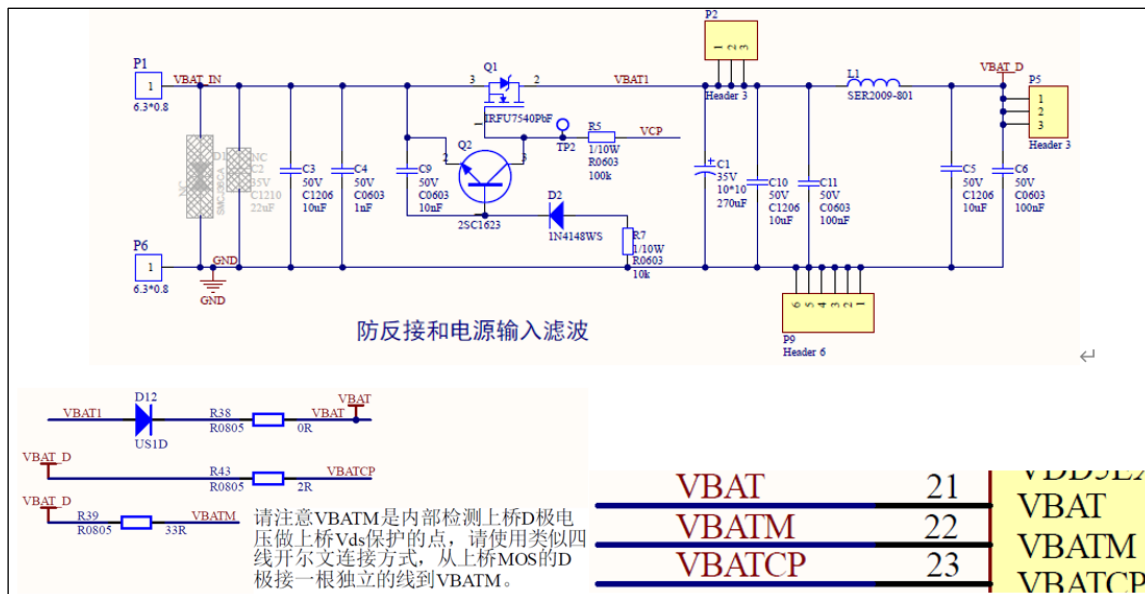
2.2 电源及功率部分

SPD1179 采取单电源供电, 经过滤波及防反电路作为板上的主电源, 再由芯片内部集成的 LDO 依次生成 5V, 3.3V 及 1.2V 芯片所需工作电压。SPD1179 将芯片的供电分为 VBAT (MCU 供电), VBATCP (预驱供电), VBATM (PowerStage 供电测量引脚), 这方便客户灵活的设计电源架构, 提升整个电路的性能。Demo 板对采样电阻信号的处理有两种方式: 三电阻采样方案可先经过板上的 1.65V 偏置运放计算电路再给到芯片引脚进行采样; 而单电阻方案可直接通过芯片引脚 PGAIP/IN 使用内部 DPGA 模块放大后进行采样继而通过算法重构出三相电流, 同时内置的模拟比较器也可对 DPGA 输出信号做硬件过流保护判断实现 PWM 信号的快速封锁。SPD1179 采用了两级电荷泵和基于 VCP 的电流型驱动, 可实现 100% 占空比输出, 可灵活的调整每个 MOS 的驱动电流, 更精细的 Vds 过压保护电路。

2.2.1 电源滤波及防反电路

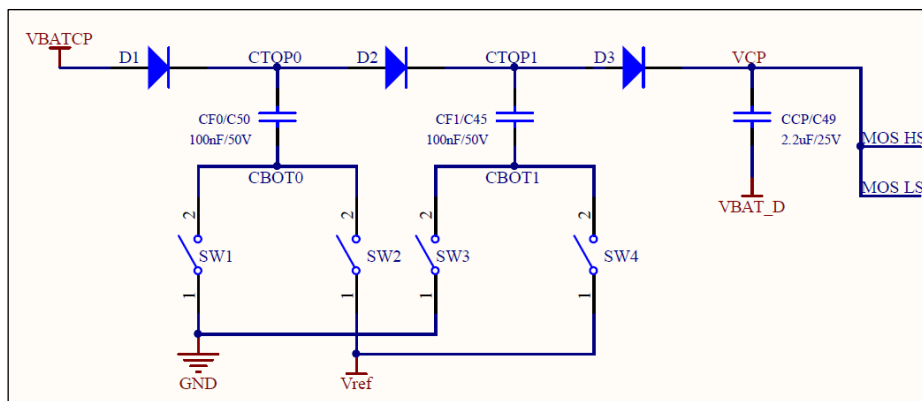
该部分通过一个三极管和 MOSFET 实现电源的防反接功能。在正向输入时, 三极管 Q2 截止, 防反 MOS Q1 导通; 反接时, 防反 MOS Q1 无法导通, 同时三极管 Q2 导通加强 Q1 关断, VBAT1 没有输出。

为了给 SPD1179 芯片以高品质电源, 将其与流过大电流的 VBAT_D 分开处理, 从 Q1 出来的 VBAT1 经过二极管单独给芯片供电; 而从 L1 功率电感出来的 VBAT_D 信号需要走大电流, 将其分别通过 R39 和 R43 连接到 VBATM 和 VBATCP。其中 VBATM 用于母线电压采样和 VDS 保护, VBATCP 用于为 Charge Pump 提供电源。

图 2-3: 电源滤波及防反电路


2.2.2 电荷泵功能介绍及电容选取参考

图 2-4: 电荷泵工作原理示意图



电荷泵模块包含 2 个飞跨电容 CF0 和 CF1，分别接于 CFTOP0 和 CFBOT0 以及 CFTOP1 和 CFBOT1 两点之间，每个飞跨电容推荐值为 100nF；而电荷泵的旁路电容 CCP 连接于 VCP 与 VBAT_D 之间，其推荐值为 2.2uF。由于 SPD1179 为电流型预驱结构，就无需在芯片外围额外增加 3 路自举电容为 MOS 供电。其它部分电路电容的选型值参见下表 2-3。

表 2-3: 其它电源域电容选型参考值

元件符号	作用	选取基本原则
CVDD3	3.3V 电容	至少要保证 2.2uF+0.1uf 的配置。
CDVDD5	5V 电容	至少要保证 2.2uF+0.1uf 的配置。
CDVDD5EXT	外部 5V 供电电容	至少要保证 2.2uF+0.1uf 的配置。
CVCAP12	系统 1.2V 电容	Pin18 的 VCAP12 引脚至少要保证 2.2uF+0.1uf 的配置。

2.2.3 三相逆变电路设计参考

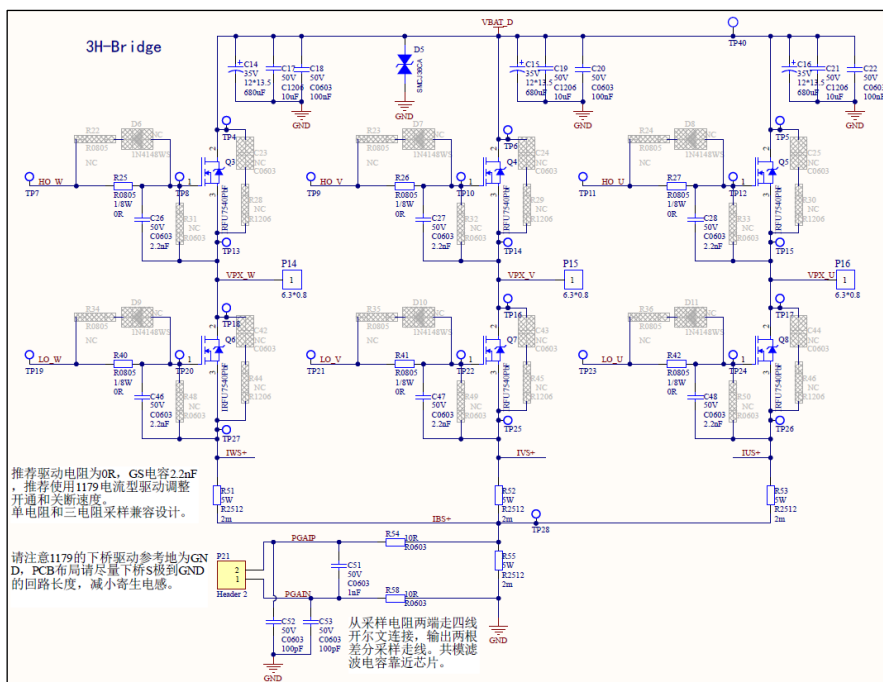
三相逆变电路是通过控制逆变桥上的 6 个 MOS 管的导通或关断来驱动 PMSM 或 BLDC，是功率模块中最为核心的部分。Demo 上按照单/三电阻采样来设计，如图 2-5。

SPD1179 的高压模块是以 VCP Based 为架构的电流型预驱，在设计驱动电路时，可省略掉驱动电阻和吸收电路（Demo 板默认驱动电阻 0 欧姆，且不贴 DS RC 吸收电路和 GS 放电电阻），其每一相的最大驱动能力为 290mA，每一相上下管的驱动能力都可以通过表 2-4 中的寄存器来调节，给 MOS 的导通和关断控制带来充足的灵活调整空间，同时该方法也可用来改良 EMC 特性。

表 2-4: VCP 驱动能力调整寄存器列表

Table 27-63: Pre-Driver Low-Side Pull-Down Strength Register 0 (PDRVLSPDSTR0) Layout	807
Table 27-64: Pre-Driver Low-Side Pull-Down Strength Register 0 (PDRVLSPDSTR0) Field Description	807
Table 27-65: Pre-Driver Low-Side Pull-Down Strength Register 1 (PDRVLSPDSTR1) Layout	808
Table 27-66: Pre-Driver Low-Side Pull-Down Strength Register 1 (PDRVLSPDSTR1) Field Description	808
Table 27-67: Pre-Driver Low-Side Pull-Up Strength Register 0 (PDRVLSPUSTR0) Layout	808
Table 27-68: Pre-Driver Low-Side Pull-Up Strength Register 0 (PDRVLSPUSTR0) Field Description	808
Table 27-69: Pre-Driver Low-Side Pull-Up Strength Register 1 (PDRVLSPUSTR1) Layout	809
Table 27-70: Pre-Driver Low-Side Pull-Up Strength Register 1 (PDRVLSPUSTR1) Field Description	809
Table 27-71: Pre-Driver High-Side Pull-Down Strength Register 0 (PDRVHSPDSTR0) Layout	809
Table 27-72: Pre-Driver High-Side Pull-Down Strength Register 0 (PDRVHSPDSTR0) Field Description	809
Table 27-73: Pre-Driver High-Side Pull-Down Strength Register 1 (PDRVHSPDSTR1) Layout	810
Table 27-74: Pre-Driver High-Side Pull-Down Strength Register 1 (PDRVHSPDSTR1) Field Description	810
Table 27-75: Pre-Driver High-Side Pull-Up Strength Register 0 (PDRVHSPUSTR0) Layout	810
Table 27-76: Pre-Driver High-Side Pull-Up Strength Register 0 (PDRVHSPUSTR0) Field Description	810
Table 27-77: Pre-Driver High-Side Pull-Up Strength Register 1 (PDRVHSPUSTR1) Layout	811
Table 27-78: Pre-Driver High-Side Pull-Up Strength Register 1 (PDRVHSPUSTR1) Field Description	811
Table 27-79: Pre-Driver Low-Side Pull-Down Length Register (PDRVLSPDLEN) Layout	811
Table 27-80: Pre-Driver Low-Side Pull-Down Length Register (PDRVLSPDLEN) Field Description	811
Table 27-81: Pre-Driver Low-Side Pull-Up Length Register (PDRVLSPULEN) Layout	812
Table 27-82: Pre-Driver Low-Side Pull-Up Length Register (PDRVLSPULEN) Field Description	812
Table 27-83: Pre-Driver High-Side Pull-Down Length Register (PDRVHSPDLEN) Layout	812
Table 27-84: Pre-Driver High-Side Pull-Down Length Register (PDRVHSPDLEN) Field Description	812
Table 27-85: Pre-Driver High-Side Pull-Up Length Register (PDRVHSPULEN) Layout	813
Table 27-86: Pre-Driver High-Side Pull-Up Length Register (PDRVHSPULEN) Field Description	813

图 2-5: 三相逆变电路



2.2.4 采样电阻信号的两种处理方式

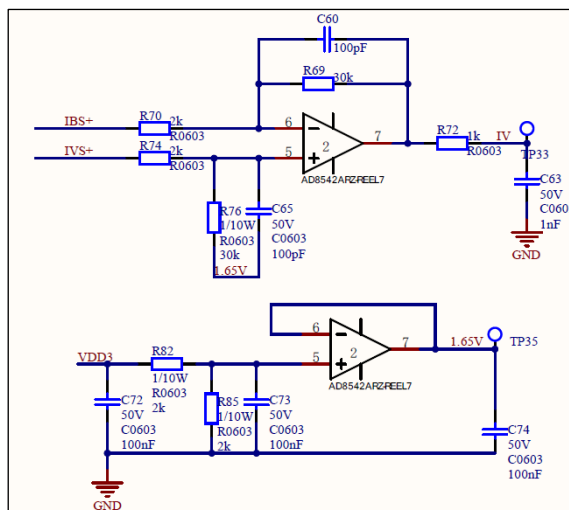
1) 1.65V 偏置运放电路

由于 SPD1179 含有 1 路 DPGA，故在三电阻采样应用场景中，需使用外部的 3 路 1.65V 偏置运放电路处理采样信号，下面列举其中一路说明。

IUS+与 IBS+之间电压为 U 相采样电阻两端电压，输入到 1.65V 偏置运放计算电路后，经过后级 RC 滤波电路再送入芯片引脚采样，其输入输出关系如下：

$$V_{IU} = 1.65 + 16 * (V_{IUS+} - V_{IBS+})$$

图 2-6: 1.65V 偏置跟随器及运放计算电路



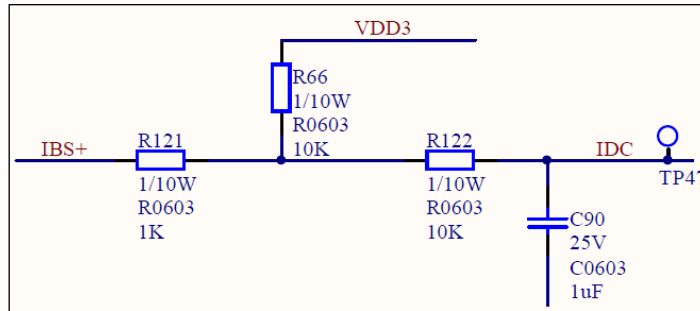
2) 内部 PGA 放大后采样

适用于单电阻采样模式。如图 2-5 所示，采样电阻两端电压经过滤波电路后直接连接芯片端 44 和 45 引脚，在其内部执行偏置与差分放大计算。

2.2.5 母线电流检测电路

采样电阻输出的信号通过偏置计算并经过较大时间常数的 RC 滤波，输出给芯片进行采样。

图 2-7: 母线电流检测电路



2.3 通讯电路部分

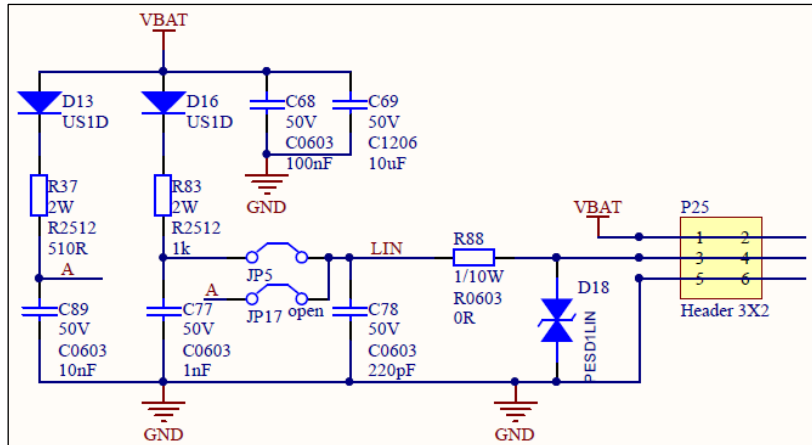
SPD1179 作为车规级芯片可同时支持 LIN、CAN/CANFD 在内的多种通讯协议。在芯片内部通过 Bonding 线将 UART1 模块的 RX,TX 连接至高压模块中的 LIN Transceiver 以实现 LIN 通讯，而 UART0 模块虽然没有连至 Transceiver，但也同样保留了 LIN Controller 的相应功能，当有实际需要时，也可通过外接收发器实现 LIN 通讯。

为满足车载油泵等 CAN 通讯的项目需求，SPD1179 内部也集成了 CAN/CANFD Controller，只需外挂 Transceiver 芯片（如 TJA1043,TJA1044 等）即可实现 CAN 通讯。除上述两者外，还具备 SPI, IIC 和 Uart 通讯能力。

2.3.1 LIN 通讯电路

该电路将 LIN 引脚通过二极管和上拉电阻至 VBAT，可通过跳线帽 JP5 或 JP17 选择不同驱动能力的上拉电路，在通讯时 LIN 引脚依据协议输出高低电平。

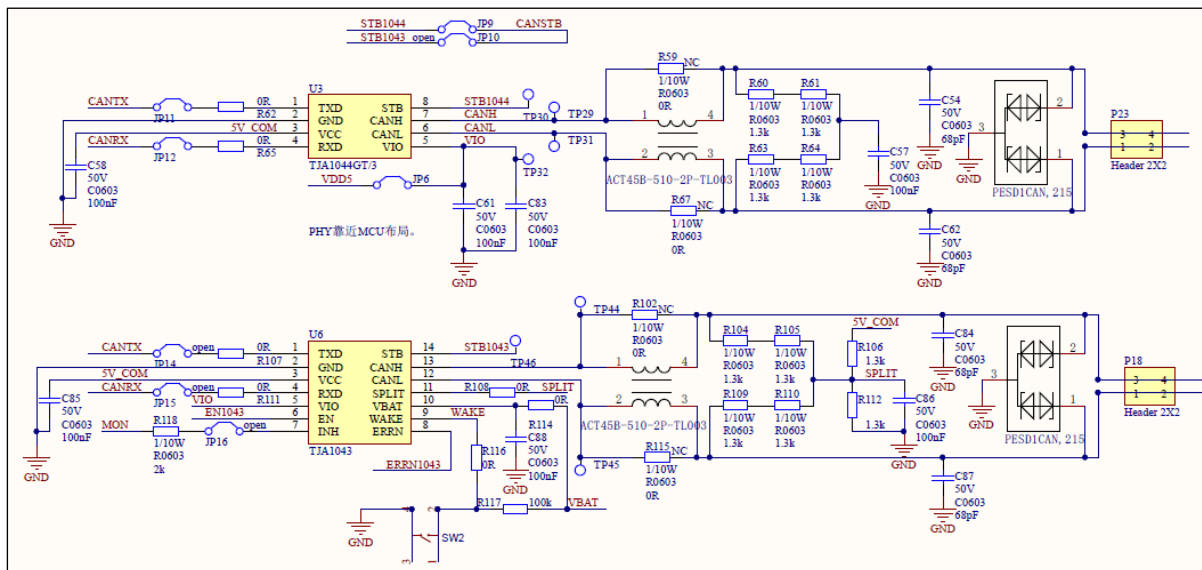
图 2-8: LIN 通讯电路



2.3.2 CAN 通讯电路

当前市面上主流的 CAN Transceiver 芯片有 2 大类，主要区别之一在于是否具备唤醒能力。在 SPD1179 的 Demo 板中，我们针对不同类型 Transceiver 芯片的应用提供了参考电路，同时 SPD1179 需借用 Transceiver 信号用于 Sleep 模式下的 MON 引脚唤醒。

图 2-9: CAN 通讯电路



2.4 其它部分

2.4.1 唤醒电路

SPD1179 在 Sleep 模式下支持 MON 引脚和 LIN 引脚唤醒。

MON 引脚可通过寄存器配置为高电平（高于 VBAT/2）或低电平（低于 VBAT/2）唤醒，有效电平持续时间至少 50us，同时也可内部选择上拉或下拉。

图 2-10: MON 引脚内部结构图

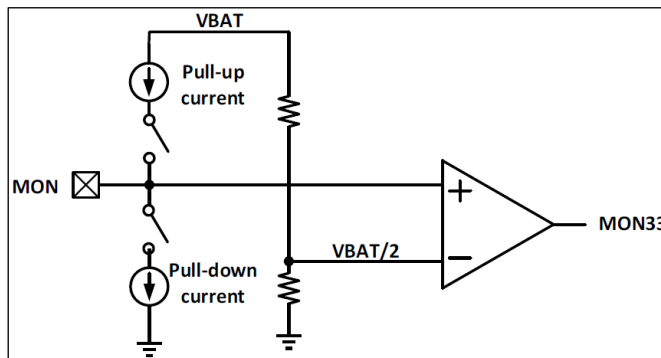
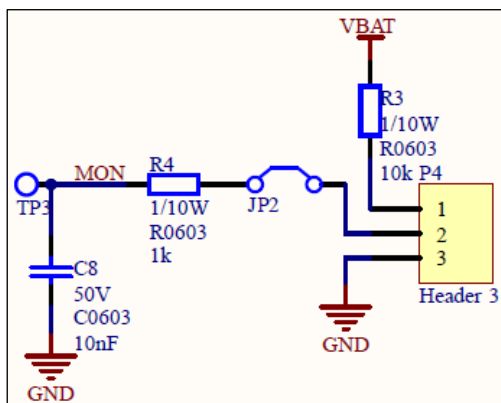


图 2-11: MON 引脚（默认悬空）

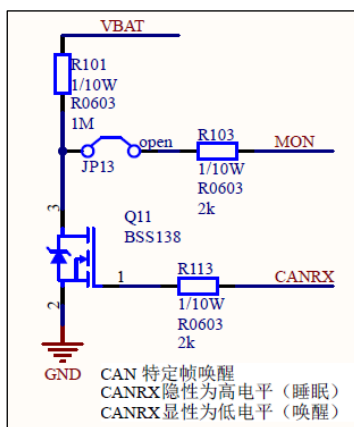


CAN 信号唤醒 Sleep 模式下的 SPD1179 可依据不同的 CAN Transceiver 分为 2 种情况。

TJA1044:该芯片不具备唤醒功能，需借助特定的 CANRX 信号，在 CAN 隐性状态时通过 Q11 将 MON 引脚一直拉低，MON 可以选择内部集成的上拉电流源，CAN 特定唤醒帧来之后输出一段显性低电平，Q11 关闭，MON 引脚被内部上拉至少 50us 以上来唤醒 SPD1179。

TJA1043:具备唤醒功能，可借助 INH 引脚电平直接通过 MON 引脚唤醒芯片。

图 2-12: CAN-MON 唤醒电路



2.4.2 PWM 检测及反馈电路

通过三极管开漏上拉，输出端的 BUS_PWM 信号可用于 ECAP 模块捕获，以计算 PWM 输入信号的频率和占空比。在某些应用场景下，SPD1179 作为从机需向主机以 PWM 形式反馈故障信号，继而增设 PWM 反馈电路。检测和反馈电路的输入接口也可由用户自行选择。

图 2-13: PWM 检测电路

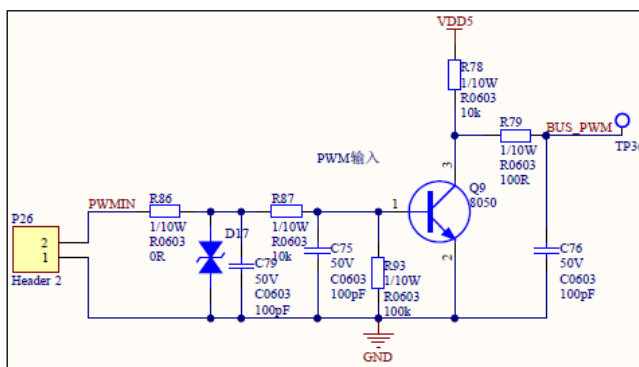
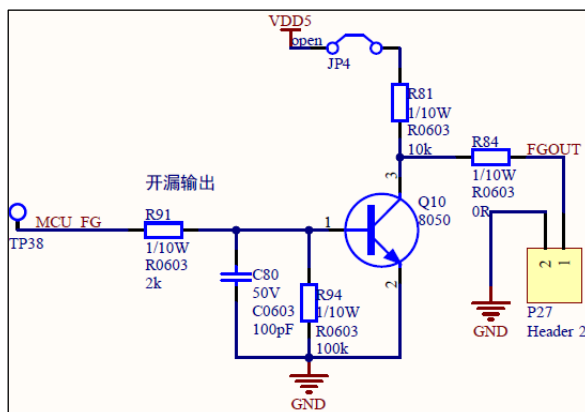


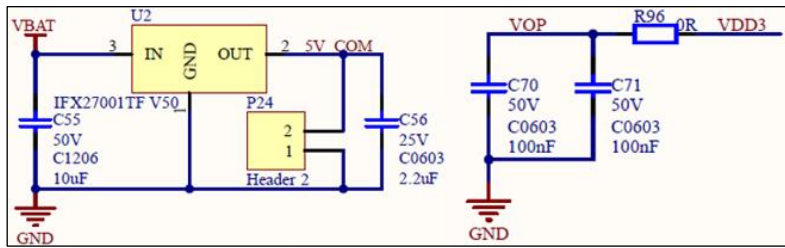
图 2-14: PWM 反馈电路



2.4.3 CAN Transceiver 及外置运放供电电路

Demo 上增设了 5V LDO 电路以驱动 CAN Transceiver 芯片。芯片 3.3V 引脚通过 RC 滤波电路为外置运放供电。

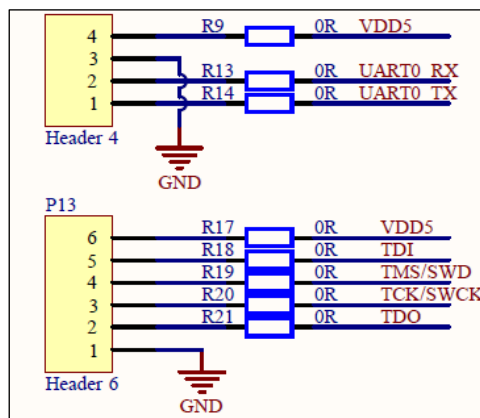
图 2-15: CAN Transceiver 及外置运放供电电路



2.4.4 SWD 烧录和 UART 接口

SPD1179 同时支持 SWD（默认）和 JTAG 协议。使用 SWD 协议烧录程序时，与仿真器的接线仅需 SWD（GPIO17）、SWCK（GPIO18）以及 GND；USB 转串口（如 CH340）分别连至 TX（GPIO10）、RX（GPIO11）以及 GND，可用于 ISP 模式的程序下载及电机软件参数调试。

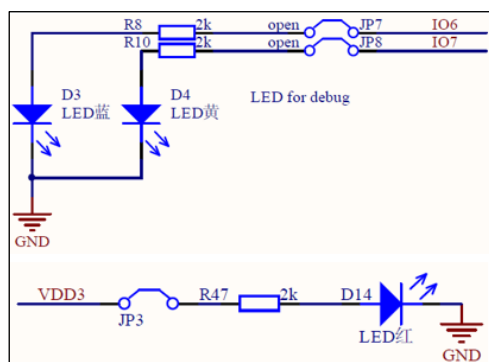
图 2-16: SWD 和 UART 接口



2.4.5 LED 驱动电路

当 SPD1179 的 3.3V 电源生成时，会点亮 D14 红色 LED。同时板上还预留了 2 路 LED 可另作他用。

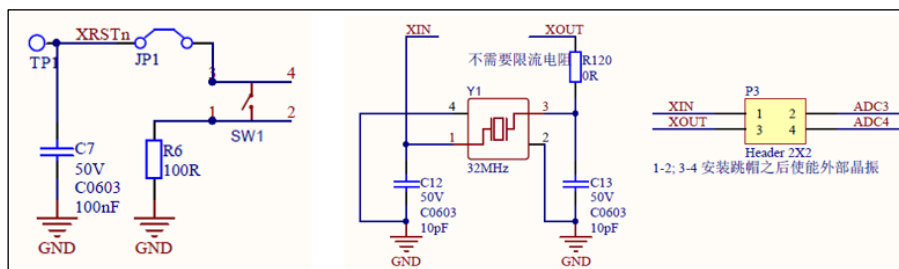
图 2-17: LED 驱动电路



2.4.6 复位及外置晶振电路

在使用 CAN 通讯时，为满足位时序要求，需使用外置晶振电路。

图 2-18: 复位及外置晶振电路



3 J-Link 调试指导

3.1 J-Link 硬件接口介绍

J-Link 是 SEGGER 公司为支持仿真 ARM 内核芯片推出的支持 SWD/JTAG 协议的仿真器，本质上是一个协议转换盒。其连接到计算机端用的是 USB 接口，而到目标板内部用的是 SWD/JTAG 协议，它完成了一个从软件到硬件的转换工作。配合 IAR EWAR,Keil,RealView 等集成开发环境可支持所有 ARM7/ARM9/ARM11,Cortex M0/M1/M3/M4,Cortex A5/A8/A9 等内核芯片的仿真。本小节以 J-Link 仿真器搭配 Keil5 IDE 为例，通过 SWD 接口（默认）对芯片在正常启动模式(BOOT 置低，TRSTn 置高)下的代码烧录和调试过程做简要介绍。

如图3-1所示，在使用SWD协议进行代码的烧录和调试时，仅需连接J-Link仿真器上的SWDIO、SWCLK和GND共3个引脚。图3-2展示了J-Link仿真器与SPD1179开发板的实物连接。需特别指出，只有VBAT电压高于5.5V时芯片方能正常工作。表3-1给出了SWD接口信号定义。

图 3-1: J-Link 接口

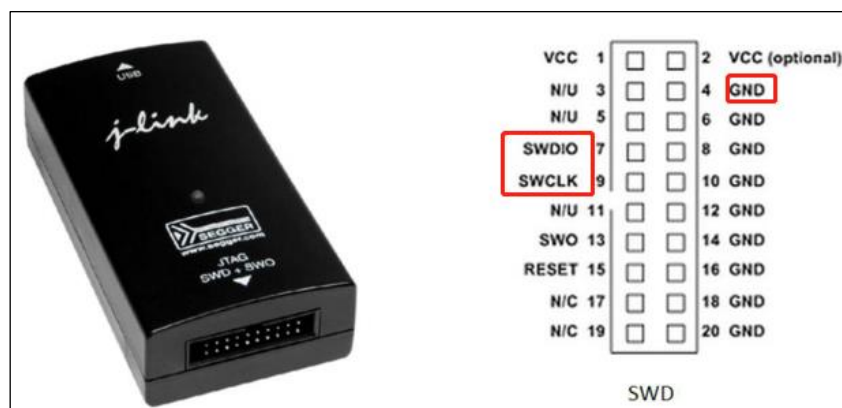


图 3-2: J-Link 与 SPD1179 实物连接

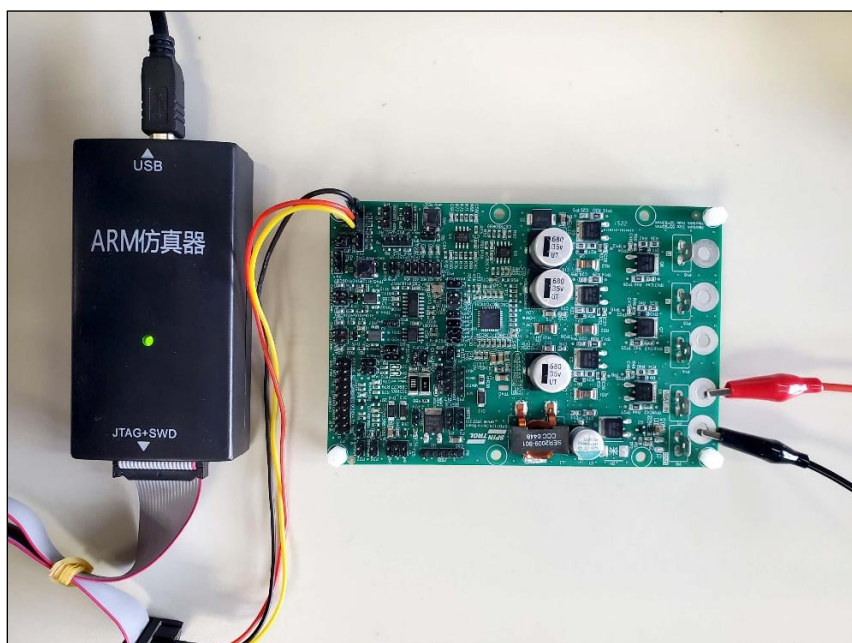



表 3-1: SWD 接口信号定义

Signal	Connects to...
SWDIO	Data I/O pin
SWCLK	Clock pin
VCC	Positive Supply Voltage, the pin is optional.
GND	Digital ground
RESET	RSTIN pin, the pin is optional.
SWO	Serial data output, the pin is optional.

3.2 Keil 环境搭建与调试

3.2.1 Keil 环境下 J-Link 配置

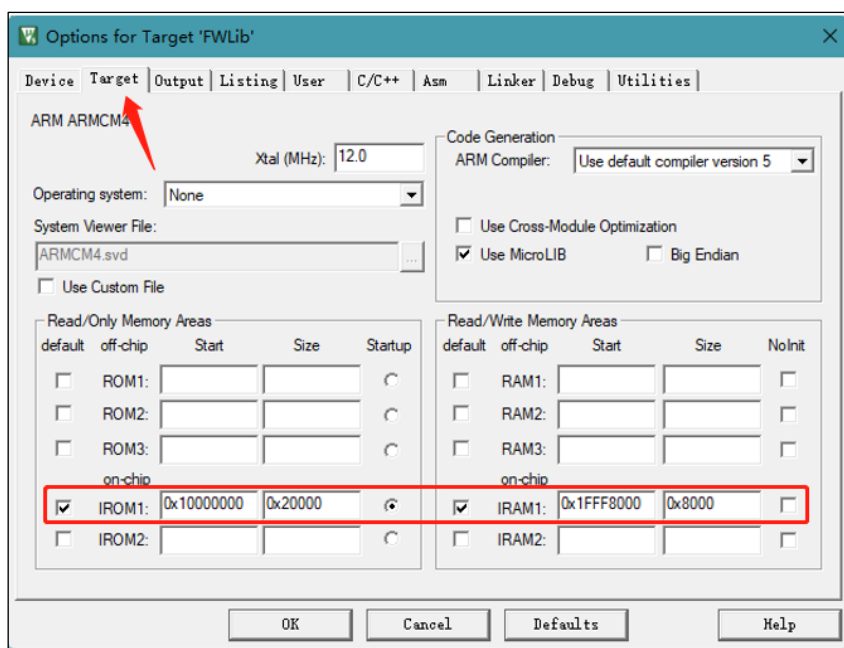
在安装 Keil 时，软件会默认安装 J-Link 设备的驱动。按照图 3-2 将 J-Link 与 SPD1179 Demo Board 连接，然后给芯片上电。这时打开 Keil 软件，鼠标左键单击魔术棒图标，弹出界面如下：Target 选项卡下的 IROM 与 IRAM 地址大小请根据芯片手册的内存映射来进行配置。

IROM（既 flash 地址）地址 **0x1000 0000**， **SIZE: 0x20000(128K)**

IRAM 地址 **0x1FFF 8000**， **SIZE: 0x8000 (32K)**

需按下图 3-3 完成配置：

图 3-3: Options for Target 对话框



选择 Debug 选项卡，会看到如图 3-4 所示的界面。红色矩形框标记的内容是 Debug 时需要设置的选项。

图 3-4: Debug 配置界面

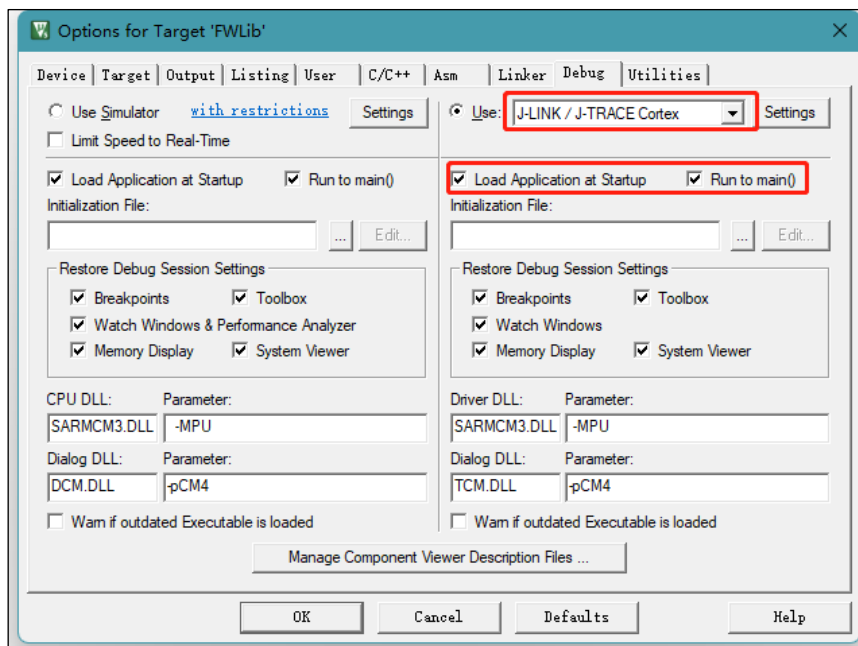
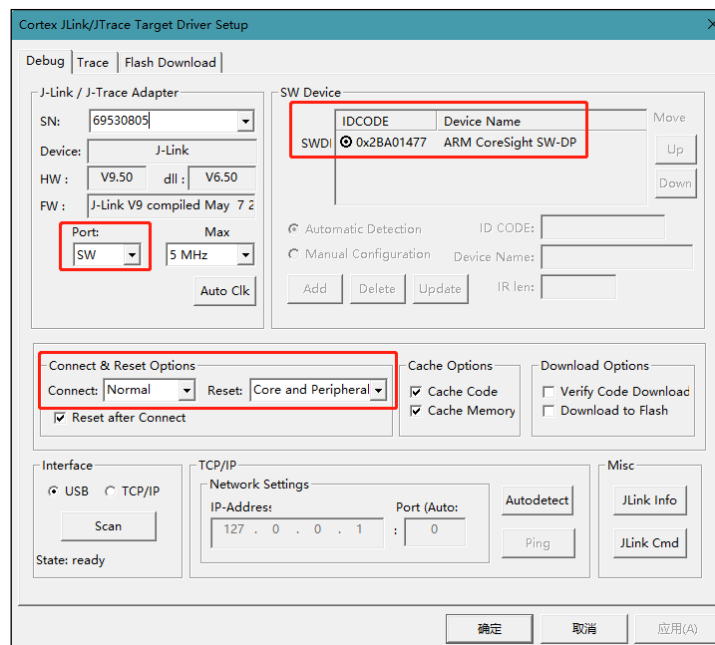


图 3-4 所示界面中，左侧是仿真调试相关的配置选项，右侧则是与硬件调试相关的选项。根据实际情形，选择使用 J-LINK/J-TRACE Cortex 选项。单击 **Settings** 按钮，会弹出与 J-Link 相关的设置，如图 3-5 所示。可以看到，红色矩形框中出现 Debug targets 的信息(IDDODE)，表明连接至 J-Link 的设备此时是正常工作的；否则，则表明该设备不可用。因此，在用 J-Link 调试程序时，常常用此方法检查该 J-Link 设备是否正常。此外，建议用户按照图 3-5 配置 Connect & Reset Options，Reset 方式选择 Core and Peripheral。此外，SPD1179 芯片支持 JTAG 和 SWD 两种 Debug 协议，用户可以根据需要进行配置。

图 3-5: J-Link 设置对话框



在使用 J-Link 调试程序之前，还需要设置 Flash Download 选项，如图 3-6 所示。其中，SPD1179 Programming Algorithm 可以通过点击 Add 按钮来添加，如图 3-7 所示。

(注意: 需要将 V1_x\IDE_Support\MDK-ARM 目录下的 SPC1169.FLM 文件复制到 Keil 软件安装路径下的目录 Keil_v5\ARM\Flash\)

图 3-6: Flash Download 设置

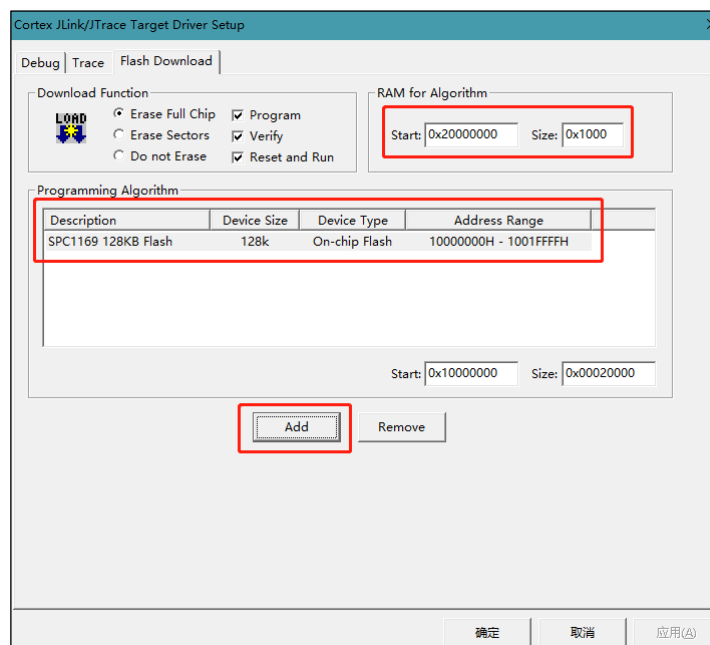


图 3-7: Add Flash Programming Algorithm

Description	Flash Size	Device Type	Origin
SN32F720 8kB User ROM	8k	On-chip Flash	MDK Core
SN32F730 8KB User ROM	8k	On-chip Flash	MDK Core
SN32F740 16KB User ROM	16k	On-chip Flash	MDK Core
SN32F750 32KB User ROM	32k	On-chip Flash	MDK Core
SN32F760 64KB User ROM	64k	On-chip Flash	MDK Core
SPC1068 48KB Flash	48k	On-chip Flash	MDK Core
SPC1168 128KB Flash	128k	On-chip Flash	MDK Core
SPC1169 128KB Flash	128k	On-chip Flash	MDK Core
STM32F0xx 128kB Flash	128k	On-chip Flash	MDK Core
STM32F0xx 16kB Flash	16k	On-chip Flash	MDK Core
STM32F0xx 32kB Flash	32k	On-chip Flash	MDK Core
STM32F0xx 64kB Flash	64k	On-chip Flash	MDK Core
STM32F0xx Flash Options	16B	On-chip Flash	MDK Core
STM32F10x XL-density Flash	1M	On-chip Flash	MDK Core
STM32F10x Med-density Flash	128k	On-chip Flash	MDK Core
STM32F10x Low-density Flash	16k	On-chip Flash	MDK Core


Flash Download 设置完成之后, 将应用程序编译, 然后点击 Keil 软件工具栏上的  按钮, 就可以将应用程序下载到芯片中。用户可以在 Build Output 窗口中查看具体的 Download 过程信息, 如图 3-8 所示。

图 3-8: Build Output 窗口信息

```
Target info:
-----
Device: ARMCM4
VTarget = 3.333V
State of Pins:
TCK: 0, TDI: 1, TDO: 0, TMS: 1, TRES: 1, TRST: 0
Hardware-Breakpoints: 6
Software-Breakpoints: 8192
Watchpoints: 4
JTAG speed: 4000 kHz

Full Chip Erase Done.
Programming Done.
Verify OK.
* JLink Info: Reset: Halt core after reset via DEMCR.VC_CORERESSET.
* JLink Info: Reset: Reset device via AIRCR.SYSRESETREQ.
Application running ...
Flash Load finished at 13:59:20
```

最后在图 3-4 中，看到的两个选项：Load Application at Startup 和 Run to main()。其中 Load Application at Startup 选项是必须要勾选的，Run to main()选项根据需要决定要不要勾选。

3.2.2 Keil 环境下使用 J-Link 调试


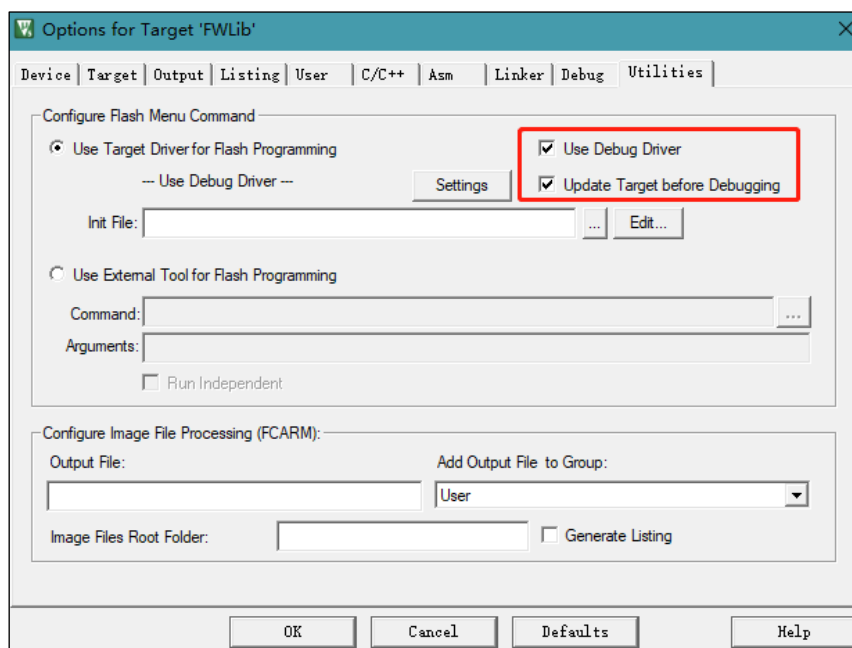

根据前文介绍，将 J-Link 仿真器与 SPD1179 正确连接并按照图 3-9 设置 Utilities 选项卡的相关选项后就可以使用 J-Link 仿真器调试程序。在调试时，必须保证 Flash 存储器中的程序与当前程序一致。这就需要用户每次修改代码后，都要点击  按钮将程序下载到 Flash 存储器中。值得一提的是，Keil 软件提供了一个功能，可以自动上述动作。如图 3-9 所示，用户只需勾选 Update Target before Debugging 选项，那么在每次启动 Debug 会话时，Keil 软件会自动通过 J-Link 设备将程序下载到 Flash 中，从而保证了 Flash 中的程序与当前调试的程序一致。

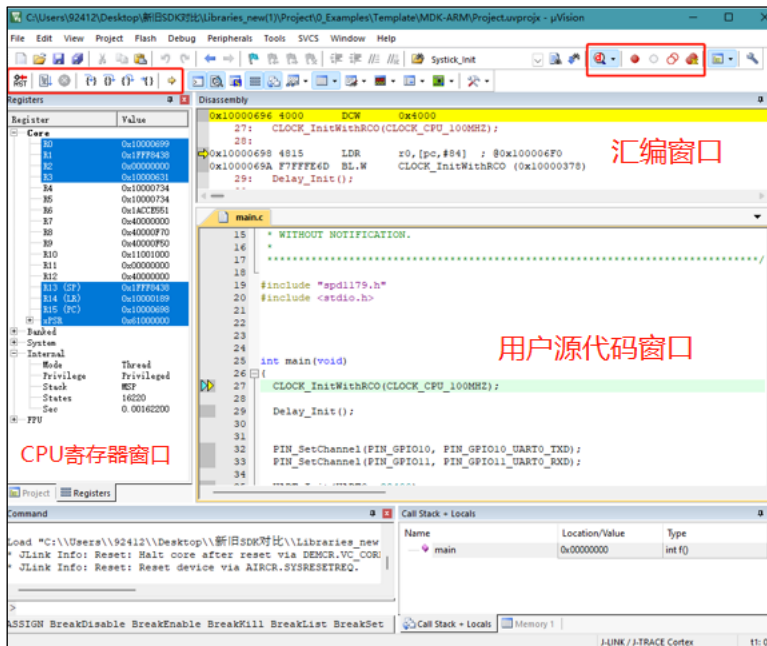
图 3-9: Update Target before Debugging 设置



单击工具栏上的  按钮进入 Debug 状态，程序界面如图 3-10 所示。程序执行到 main 函数入口处后停止，等待用户的进一步操作。此时，Keil 软件的界面也发生了变化：除了用户源代码窗口，还出现了汇

源代码窗口和 CPU 寄存器窗口。在汇编代码窗口中，黄色底纹的汇编代码对应于用户代码窗口中光标所在位置的 C 代码；此外，菜单栏上也出现了一些与 Debug 相关的菜单选项，具体功能如表 3-2 所示。

图 3-10: 启动 Debug 后的界面



注意：在程序进入 Debug 状态后，代码是不可以修改的。如果想修改代码，需要单击按钮 退出 Debug 模式，然后才能修改代码。修改后的代码编译通过后，将代码重新下载到 Flash 中，用户可以继续单击按钮 进行 Debug。

表 3-2: Debug Menu and Commands

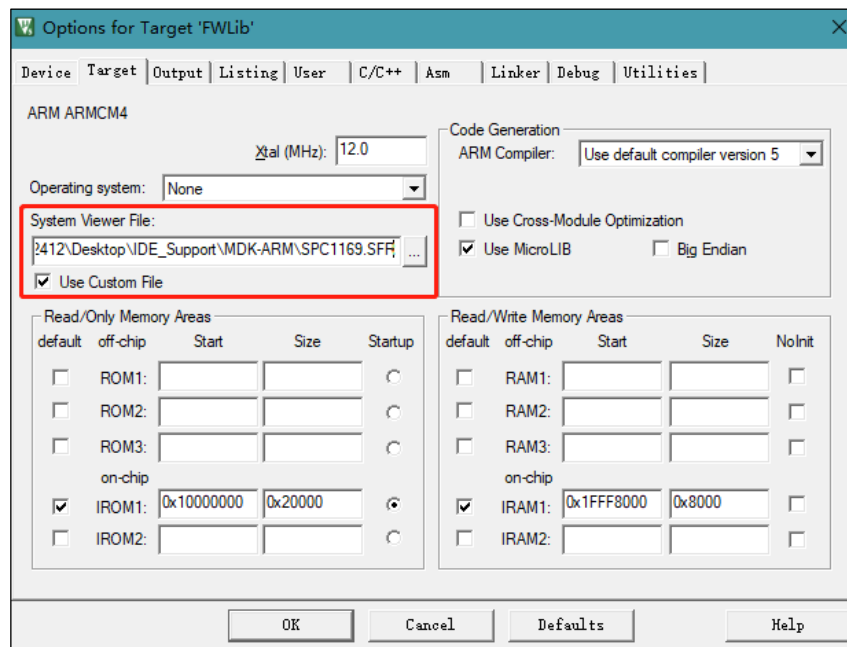
Debug Menu	Toolbar	Shortcut	Description
Start/Stop Debug Session		Ctrl+F5	Starts or stops a debugging session.
Reset CPU			Sets the CPU to RESET state.
Run		F5	Continues executing the program until the next active breakpoint is reached.
Stop			Stops the program execution immediately.
Step		F11	Executes a single-step into a function; Executes the current instruction line.
Step Over		F10	Executes a single-step over a function.
Step Out		Ctrl+F11	Finishes executing the current function and stops afterwards.
Run to Cursor Line		Ctrl+F10	Executes the program until the current cursor line is reached.
Show Next Statement			Shows the next executable statement/instruction.
Breakpoints		Ctrl+B	Opens the dialog Breakpoints.
Insert/Remove Breakpoint		F9	Toggles the breakpoint on the current line.

Enable/Disable Breakpoint		Ctrl+F9	Enables/disables the breakpoint on the current line.
Disable All Breakpoints			Disables all breakpoints in the program.
Kill All Breakpoints		Ctrl+Shift+F9	Removes all breakpoints in the program.

在调试程序的时候，除了需要观察变量的值，有时也需要查看芯片外设 Register 的值。本节以芯片 SPD1179 外设模块 PWM0 为例介绍实现过程。

1. 通过 Keil 软件添加芯片 System Viewer File。单击图标，在弹出的界面中勾选 Use Custom File 选项，然后单击图标，在弹出的对话框中选中 SPD1179.SFR 文件，位于目录 V1_x\IDE_Support\MDK-ARM 中。设置结果如图 3-11 所示。

图 3-11: System Viewer File 设置界面



2. 单击按钮，进入 Debug 模式，将芯片外设 PWM0 添加到 System Viewer 窗口，如图 3-12 所示。在 System Viewer 窗口中，不仅可以看到 PWM0 模块各个 Register 的值，而且还可以看到 Register 各个位段的值。这样就可以在 Debug 程序的过程中观察到 PWM0 各个寄存器的值。需注意的是要打开 Periodic Window Update 以确保变量及寄存器值会实时更新，具体设置参考图 3-13。同时也可以通过 Memory 窗口来查看芯片存储单元的任一地址信息，打开 Memory 窗口见图 3-14。

图 3-12: 外设模块加载界面

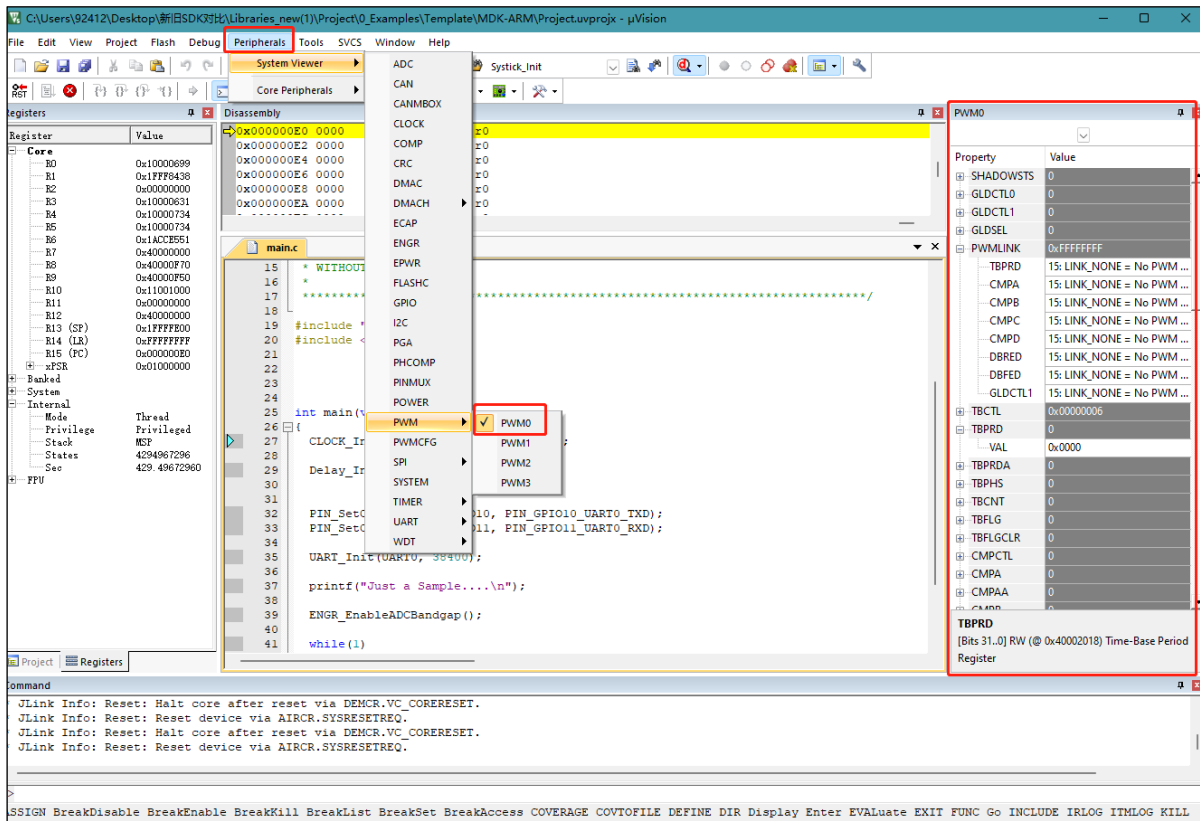


图 3-13: Periodic Window Update Enable

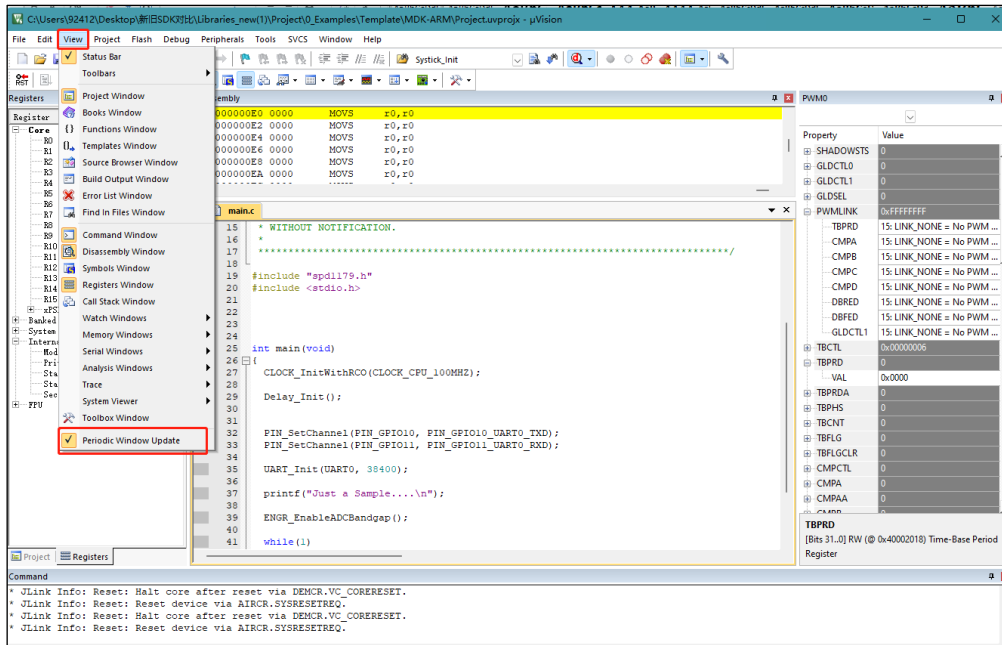
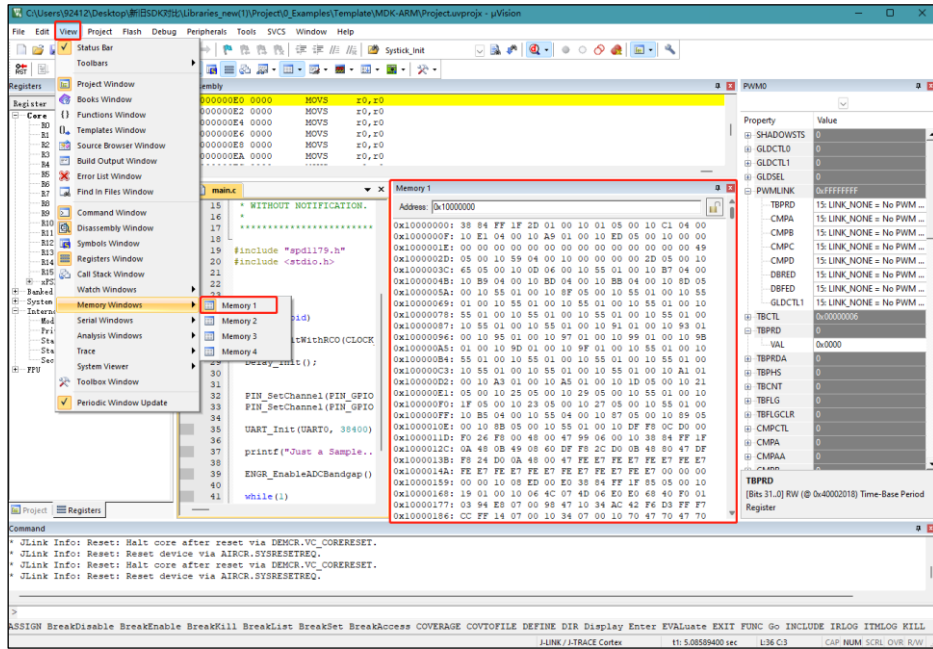


图 3-14: Memory 观察窗口



以上内容就是使用 J-Link 仿真器下载并调试 SPD1179 的基本操作介绍。

4 修订记录

表 4-1: 文档修订记录

日期	版本	修改内容	作者
2023-01-07	1	初始版本	shuo.xu@spintrol.com